

## תוכן העניינים:

2	מבנה המחשב ותכן לוגי
2	הערכת ביצועי מעבד
2	כללי:
2	סיכום כללי:
6	שאלות:
14	תשובות סופיות:

# מבנה המחשב ותכן לוגי

## הערכת ביצועי מעבד

### כללי:

#### סיכום כללי:

##### מבוא:

למדנו כי ישנן טכנולוגיות שונות למימוש מעבד. ארכיטקטורות שונות של מעבדים יכולות להיות ממומשות באמצעות מגוון של מיקרו-ארכיטקטורות. ההבדלים בין המימושים נובעים מהתפשרויות על ביצועים (trade-offs). הידוע בהם הוא ההתפשרות בין איכות הביצועים לבין העלות כספית של ייצור המעבד.

#### תוכנות ייעודיות לבחינת ביצועי מעבד:

אוסף תוכנות שכל מטרתן הוא לאמץ את המעבד ולבדוק את יכולת הביצועים שלו נקראות Benchmarks.

#### סוגים של תוכנות Benchmarks:

תוכנת ה-benchmark היא למעשה אוסף של תוכנות שנועדו לרוץ על מעבד כדי לבחון את ביצועיו. ישנן מספר קטגוריות של benchmarks עיקריות והן:

- Toy Benchmarks - כוללות מספר קטן של שורות קוד, לולאות ופקודות.
- Synthetic Benchmarks - אוסף של מגוון מטלות שנועדו לבחון את ביצועי ה-ALU, גישה לזיכרון, גישה לאוגרים והתקני I/O.
- Real Programs - תוכנות שמבצעות שימוש במידע 'זמן אמת' שיוצר בסימולציה.

אם benchmark כולל מספר מבחנים אז מקובל להתייחס לממוצע החשובני של זמן הביצוע:

$$AM = \frac{1}{n} \sum_{i=1}^n Time_i$$

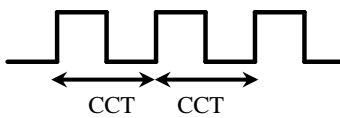
כאשר  $Time_i$  מיוחס לזמן הביצוע של התוכנה ה- $i$  ב-benchmark.

תוצאה ממוצעת נמוכה יותר מעידה על ביצועים טובים יותר.

### תוכנות Benchmarks מפורסמות:

- Dhrystone - פופולרית מאוד בתעשיית ה-embedded למרות שהקוד לא תמיד הכי פרקטי.
- CoreMark - שיפור של Dhrystone וכולל יותר פעולות מתמטיות, גישה למערכים בזיכרון, מכונות מצבים לבדיקה של לוגיקת ה-branch ובדיקות יתירות שנועדו לאמץ את המעבד.
- SPEC (Standard Performance Evaluation Corporation) - מורכב מתוכנות המדמות מצבים מציאותיים ומבצע מספר רב של בדיקות כגון: דחיסת וידאו X264, omntepp, deepsjeng, GCC. קישור לאתר Spec [כאן](#).

### מחזור שעון (Clock Cycle):



הזמן שלוקח לשעון לסיים מחזור שלם. נסמן אותו ב-CCT (Clock Cycle Time) והוא נמדד בשניות (sec).

### קצב שעון (Clock Rate):

מספר מחזורי השעון המבוצעים בשנייה שלמה. נסמן ב-CR (Clock Rate) והוא נמדד בהרצים (Hz).

קשר בין מחזור שעון וקצב שעון:  $CR \cdot CCT = 1$  או  $CCT = \frac{1}{CR}$ .

### קבועים מספריים וקשרים בין יחידות:

שם	סימון	סדר גודל	שם	סימון	סדר גודל
קילו (Kilo)	K	$10^3$	מילי (mili)	m	$10^{-3}$
מגה (Mega)	M	$10^6$	מיקרו (micro)	$\mu$	$10^{-6}$
גיגה (Giga)	G	$10^9$	ננו (nano)	n	$10^{-9}$
טרה (Tera)	T	$10^{12}$	פיקו (pico)	p	$10^{-12}$

### זמן ביצוע תכנית ע"י המעבד:

זמן ביצוע תכנית Execute time הוא הזמן שבו המעבד מסיים לבצע את כל הפקודות של תכנית נתונה.

נוסחה מרכזית:

$$\text{CPU Time} = \text{IC} \times \text{CPI} \times \text{CCT} = \frac{\text{IC} \times \text{CPI}}{\text{CR}} \left[ \frac{\text{sec}}{\text{program}} \right]$$

כאשר:

- מספר פקודות המכונה שבתוכנית נתונה יסומן ב-IC (Instruction Count) : IC [ins/program]
- מספר מחזורי השעון הממוצע לפקודה יסומן ב-CPI (Cycles per Instruction) : CPI [cc/ins]

ניתן גם לכתוב:

$$\text{CPU Time} = \text{CC} \times \text{CCT} = \frac{\text{CC}}{\text{CR}} \left[ \frac{\text{sec}}{\text{program}} \right]$$

כאשר:

- מספר מחזורי השעון של המעבד לכל התוכנית יסומן CC (Clock Cycles) : CC [cc/program]
- זמן המחזור של השעון CCT (Clock Cycle Time) : CCT [sec/cc]
- תדר השעון CR (Clock Rate) : CR [cc/sec]

### מספר מחזורי שעון לפקודה:

מספר מחזורי השעון לפקודה מסוימת (CPI) הוא **תמיד מספר שלם וחיובי!** בעוד שמספר מחזורי השעון הממוצע הוא גודל ממשי וחיובי. את ה-CPI של תוכנית מסוימת נחשב לפי שכיחות הפקודות שבתכונה אשר רצה על המעבד.

$$\text{CPI} = \sum_{i=1}^N w_i \text{CPI}_i \quad \text{נוסחה לחישוב CPI ממוצע}$$

כאשר:

- $N$  מספר סוגי הפקודות הקיימות בתוכנה/קוד מסוים.
- $\text{CPI}_i$  מספר מחזורי השעון של פקודה מסוג  $i$ .
- $w_i$  השכיחות של פקודות מסוג  $i$  בתוכנה/קוד.

**גורם ההאצה (SpeedUp):**

מגדירים את גורם ההאצה באופן הבא:

$$\text{SpeedUp} = \frac{\text{CPU Time (old)}}{\text{CPU Time (new)}}$$

גורם ההאצה מתאר את היחס שבין זמן ההרצה של תוכנה מסוימת במעבד הנתון/הראשון לזמן ההרצה של אותה התוכנה במעבד לאחר ביצוע שינוי הוא גודל חסר יחידות המתאר את טיב השיפור בצורה כמותית.

**מדד ה-MIPS (Millions of Instructions Per Second):**

מדד המתאר כמה מיליוני פקודות מעבד המעבד בשנייה אחת:

$$\text{MIPS} = \frac{\text{IC}}{\text{CPU Time} \times 10^6} = \frac{\text{CR}}{\text{CPI} \times 10^6} \text{ M} \left[ \frac{\text{ins}}{\text{sec}} \right]$$

**חוק אמדל (Amdahl's Law):**

נניח מכונה שזמן הריצה של תוכנה מסוימת עליה הוא CPU Time (old).

- משפרים סט פקודות S שנמצא בשכיחות Fraction בקוד פי SpeedUp.

כלומר:  $\text{CPI}(S_{\text{new}}) = \frac{1}{\text{SpeedUP}} \text{CPI}(S)$

- משפרים מספר סטים של פקודות:  $S_i$  :  $1 \leq i \leq M$  אשר כל סט מופיע בשכיחות Fraction<sub>i</sub>.

פי SpeedUp<sub>i</sub>. כלומר:  $\text{CPI}(S_i, \text{new}) = \frac{1}{\text{SpeedUP}_i} \text{CPI}(S_i)$

החוק נותן את ההאצה הכללית של התוכנה באופן הבא:

שיפור של סט פקודות בודד:  $\text{SpeedUp}(\text{overall}) = \frac{1}{(1 - \text{Fraction}) + \frac{\text{Fraction}}{\text{SpeedUp}}}$

שיפור של מספר סטים של פקודות:  $\text{SpeedUp}(\text{overall}) = \frac{1}{\left(1 - \sum_{i=1}^M \text{Fraction}_i\right) + \sum_{i=1}^M \frac{\text{Fraction}_i}{\text{SpeedUp}_i}}$

**שאלות:**

**(1)** נתונות שתי מכונות M1 ו-M2. לשתייהן אותו סט פקודות. ניתן לחלק את הפקודות ל-4 קבוצות: A, B, C, D. בטבלה הבאה מופיע פירוט ה-CPI של ארבעת סוגי הפקודות עבור כל מכונה. ידוע כי תדר השעון של מכונה M1 הוא 80MHz וכי תדר השעון של מכונה M2 הוא 60MHz.

Instruction Type	CPI Count per Instruction Type	
	M1 [cc/ins]	M2 [cc/ins]
A	3	1
B	3	1
C	2	5
D	4	2

- א. ביצועי שיא (peak performance) מוגדרים כביצועים הטובים ביותר שמחשב מסוגל לבצע. מאילו סוגי פקודות ניתן לקבל קוד שייתן ביצועי שיא בכל מכונה?
- ב. מהו ה-CPI לכל מכונה בהנחה ש:
  - (1) שכיחות כל סוגי הפקודות היא זהה והיא 25%.
  - (2) שכיחות הפקודות A ו-D היא 20% ושכיחות הפקודות B ו-C היא 30%.
- ג. איזו מכונה מהירה יותר עבור כל אחת מן ההנחות של סעיף ב'?

**(2)** קבעו אלו מבין המשפטים הבאים נכונים ואלו שגויים. נמקו את בחירתכם:

- א. קוד קטן הוא בהכרח מהיר יותר ללא קשר לסוג המכונה המבצעת אותו.
- ב. בקביעת זמן הביצוע של מעבד, שפת התכנות משפיעה על ה-IC ועל ה-CPI בלבד.
- ג. בקביעת זמן הביצוע של מעבד, לסט הפקודות, ה-ISA, יש השפעה על כל הפרמטרים שלו, כלומר פרוטוקול ISA משפיע על ה-IC, על ה-CPI ועל ה-CCT.
- ד. טכנולוגית הייצור של המעבד משפיעה על ה-IC בלבד.
- ה. אלגוריתם שנכתב למעבד מסוים משפיע רק על ה-CPI.

3) הטבלה הבאה מרכזת את פקודות ALU, LOAD, STORE, BRANCH עבור תוכנה מסוימת. העמודה Frequency מתארת את שכיחות הפקודות בתוכנה והעמודה CPI מתארת את מספר מחזורי השעון לפקודה מכל סוג.

Operation (Op)	Frequency	CPI [cc/ins]
ALU	40%	2
LOAD	20%	4
STORE	15%	3
BRANCH	25%	2

- א. מגדילים את זיכרון המטמון (Cache) המאחסן את המידע כך שכעת זמן הטעינה של מידע (LOAD) ירד ל-2 מחזורי שעון. פי כמה יותר מהר המכונה תבצע את הקוד?
- ב. נעזרים בשיטה הנקראת branch prediction אשר מוכיחה כי ניתן להוריד מחזור שעון אחד מזמן ביצוע פקודות BRANCH. פי כמה השיטה תשפר את ביצועי המעבד עבור קוד זה?
- ג. מחליפים את ה-ALU באחד המסוגל לבצע 3 פעולות בו-זמנית. פי כמה ישפר ה-ALU החדש את ביצועי המעבד עבור קוד זה?
- ד. מעבד RISC המיוצר בטכנולוגיה מסוימת מסוגל לאמץ שתיים מתוך שלושת השיפורים שהוצעו בסעיפים א-ג. אלו שני שיפורים יאיצו את זמן ביצוע התוכנה בצורה הטובה ביותר? מה יהיה אחוז השיפור במקרה זה?

- 4) מעבד המיוצר בטכנולוגיה מסוימת כולל 2 בעיות שיש לשפר והן:
- זמן הביצוע של פקודות STORE הינו ארוך מדי.
  - זמן החישוב של פעולת Multiply גם הוא ארוך.
- ניתן לשפר את זמן הביצוע של פקודות STORE ב-35% ואילו את זמן החישוב של פעולות Multiply פי 6. השכיחות של פקודות STORE בקוד מסוים היא 10% והשכיחות של פעולות Multiply היא 0.2%. ניתן ליישם שיפור אחד בלבד. קבעו באיזה שיפור כדאי לבחור על מנת למקסם את ביצועי המעבד.

- 5) נתונים שני מעבדים שונים, המסומנים P1 ו-P2. שני המעבדים תומכים באותן הפקודות. נסמן את סוגי הפקודות ב-A, B, C, D. קצב השעון של P1 הוא 1.8GHz ואילו קצב השעון של P2 הוא 2.3GHz. הטבלה הבאה מרכזת את מספר מחזורי השעון ושכיחות הפקודות של תוכנית benchmark מסוימת. ידוע כי ה-benchmark כולל  $2 \cdot 10^6$  פקודות בסה"כ.

Instruction Type	CPI Count per Instruction Type		Frequency
	P1 [cc/ins]	P2 [cc/ins]	
A	4	3	40%
B	4	5	30%
C	2	3	20%
D	1	2	10%

- א. מהו ה-CPI הממוצע לכל מעבד?  
 ב. כמה מחזורי שעון נחוצים לכל מעבד על מנת לבצע את התוכנית?  
 ג. (1) פי כמה מהיר המעבד שבו הביצועים טובים יותר ביחס למעבד השני?  
 (2) קבעו מה צריך להיות תחום זמן הביצוע של ה-benchmark על מנת שרק מעבד המהיר יתאים לדרישה?

- 6) נתון מעבד מסוים עם מימוש של פקודות המחולקות לסוגים: A, B, C, D. קצב השעון של המעבד הוא 2GHz. ה-CPI של כל סוג פקודה הוא:

Instruction Type	A	B	C	D
CPI [cc/ins]	4	3	7	2

נתונה תוכנית הכוללת  $10^8$  פקודות ובה השכיחות של כל סוג פקודות הוא כדלהלן:

Instruction Type	A	B	C	D
Frequency	16%	34%	28%	22%

- א. כמה זמן ייקח למעבד לבצע את התוכנית?  
 ב. הוצע אלגוריתם שמשפר את התוכנית בכך שמצמצם את מספר הפקודות ל- $4 \cdot 10^7$ . אך שכיחות סוגי הפקודות משתנה וכעת היא:

Instruction Type	A	B	C	D
Frequency	9%	22%	40%	29%

- קבעו האם האלגוריתם שיפר את זמן הריצה של התוכנית. אם כן, מהו מדד ההאצה?



- (7) משנים את החומרה של מעבד מסוים על מנת לשפר את הפעולות הבאות:
- הוראות המטפלות בפעולות חיבור וחסור ירוצו פי 3 יותר מהר.
  - הוראות המטפלות בגישה לזיכרון ירוצו פי 1.4 יותר מהר.
  - הוראות המטפלות בפעולות חילוק ונקודה צפה ירוצו פי 1.8 לאט יותר.
- כדי להעריך את טיב השיפור בביצועים, בנו תוכנית מבחן (benchmark) ובה:
- פעולות חיבור וחסור הן 35% מכלל התוכנית.
  - פעולות גישה לזיכרון הן 10% מכלל התוכנית.
  - פעולות חילוק הן 5% מכלל התוכנית.
  - פעולות הכוללות טיפול בנקודה צפה (Floating Point) הן 20% מכלל התוכנית.
- מצאו בכמה שינוי החומרה הנ"ל משפר את זמן הביצוע של המעבד.

- (8) בשאלה זו נעשה שימוש בחוק אמדל עבור חישוב ה-CPI של מעבד מסוים:

$$CPI(new) = CPI(old) \cdot \left[ \left( 1 - \sum_k \text{Fraction}_k \right) + \sum_k \frac{\text{Fraction}_k}{\text{SpeedUp}_k} \right]$$

- נתון מעבד CISC שבו ביצוע פקודות הוא מורכב ודורש מספר רב של מחזורי שעון. על מנת לייעל את המעבד, החליטו להוציא דגם משופר דמוי-RISC שמטרתו היא לפרק הוראות מורכבות לסטים של פקודות פשוטות.
- במסגרת הדגם המשופר, הוראות גישה לזיכרון (LOAD ו-STORE) מבוצעות פי 2.4 יותר מהר (במחזורי שעון) מאשר במעבד המקורי.
- כמו כן, מהרצת תוכנית בדיקה מתברר:
- עבור 15% מזמן ביצוע התוכנית, יש גידול של 80% במחזורי השעון. (אין שינוי בשאר ה-85%).
  - הוראות הכוללות גישה לזיכרון מהוות 25% מזמן ביצוע התוכנית (ואינן נמנות עם 15% מההוראות שגרמו לגידול במחזורי השעון).
- א. פי כמה השתנה ה-CPI של המעבד?
- ב. בעקבות שיפור דגם המעבד, מניין ההוראות בקוד גדל ב-120%. יחד עם זאת תדר השעון גדל גם הוא פי 2.2. מהו השיפוע בביצוע המעבד המשופר עבור תוכנית הבדיקה?

- 9) נתון מעבד MIPS מסוים העובד בתדר שעון של 750MHz. למעבד זה לוקח 15.6 שניות להריץ תוכנית מבחן כלשהי המונה  $4 \cdot 10^8$  פקודות מכונה. א. מהו ה-CPI של התוכנית? ב. ידוע כי מעבד זה מאופיין ע"י משכי הביצוע של הפקודות הבאות:

Instruction Type	FP	Multiply	Load	Other
CPI [cc/ins]	20	24	5	8

- בתוכנית אחרת, מספר פקודות ה-FP (Floating Point) קטן פי 3 ממספר פקודות ה-Multiply וקטן פי 2.5 ממספר פקודות ה-Load. פקודות ה-Other מהוות שליש מסך הפקודות הכללי. הניחו אותו מספר פקודות וקבעו מה הוא זמן הביצוע של תוכנית זו? ג. מאיצים את פקודת Multiply כך שכעת ה-CPI שלה הוא 16. מה יהיה זמן הריצה החדש של התוכנית? מה יהיה ה-SpeedUp שלה? ד. כעת משפרים את ביצועי פקודת ה-FP כך שמספר מחזורי השעון שלה הוא 12. מהו תדר השעון המינימלי שיבטיח ביצועים טובים לא פחות מהמעבד המקורי (שחושב בסעיף ב')?

- 10) נתונים שני מעבדים שונים, המסומנים P1 ו-P2. שני המעבדים תומכים באותן הפקודות. נסמן את סוגי הפקודות ב-A, B, C. קצב השעון של P1 הוא 360MHz ואילו קצב השעון של P2 הוא 255MHz. הטבלה הבאה מרכזת את מספר מחזורי השעון ושכיחות הפקודות של תוכנית מסוימת.

Instruction Type	CPI Count per Instruction Type		Frequency
	P1 [cc/ins]	P2 [cc/ins]	
A	4	4	35%
B	6	5	45%
C	2	3	20%

- א. מהו ה-CPI הממוצע של כל מעבד?  
 ב. מהם ערכי ה-MIPS של כל מעבד?  
 ג. לאיזה מעבד יש ערך MIPS יותר נמוך?  
 את ה-CPI של איזו קבוצת פקודות במעבד זה יש לשנות ובכמה על מנת להגיע לביצועים זהים או טובים יותר מאשר המעבד השני? (ניתן לשנות את ה-CPI רק עבור קבוצת פקודות אחת).

**11** נתון מעבד העובד בתדר של 2.3GHz אשר הגישה שלו לזכרון מתבצעת דרך פקודות Load ו-Store בלבד. מריצים תוכנה בת  $3.2 \cdot 10^9$  פקודות וידוע כי שכיחות הפקודות היא:

Operation	Frequency	CPI [cc/ins]
ALU	35%	3
LOAD	20%	5
STORE	15%	3
BRANCH	30%	2

- א. מהם ביצועי השיא (Peak performance) של מעבד זה בכמות פקודות לשנייה? תזכורת: ביצועי שיא מוגדרים כקצב המהיר ביותר שבו מחשב יכול לבצע סדרת פעולות.
- ב. מהו זמן ריצת התוכנית (בשניות)?
- ג. משנים את החומרה של המעבד באופן הבא:
- יוצרים פקודה חדשה הנקראת BRLO היכולה לבצע את פעולת ה-BRANCH ופעולת ה-LOAD ביחד במהלך ביצועה. מבדיקת התוכנית עולה כי שליש מפקודות ה-BRANCH עוקבות אחר פקודת LOAD ולכן ניתן להחליף צירוף של 2 הפקודות (BRANCH+LOAD) בפקודת BRLO בודדת. כתבו את התפלגות הפקודות החדשה עם משפחת הפקודות BRLO.
- ד. השינוי בחומרה דורש 6 מחזורי שעות לביצוע פקודת BRLO. מהו מדד ההאצה? האם יש שיפור בזמן הרצת התוכנית?
- ה. דרך נוספת לממש את שינוי החומרה כך שביצוע פקודת BRLO ידרוש רק 4 מחזורי שעות יגרור הגדלה של פקודת ה-STORE ב-2 מחזורי שעות נוספים. מה יהיה הפעם מדד ההאצה? האם יש שיפור בזמן הרצת התוכנית?

**12** נתון מעבד RISC-V הכולל 3 קבוצות של פקודות:

- קבוצה A שה-CPI שלה הוא 2.
- קבוצה B שה-CPI שלה הוא 3.
- קבוצה C שה-CPI שלה הוא 6.

מריצים תוכנית מסוימת אשר נכתבה בשפה עילית והיא מהודרת באמצעות שני מהדרים (קומפיילרים) שונים. כל מהדר מייצר קוד בשפת מכונה לתוכנית עצמה עבור המעבד הנתון.

קבוצות פקודות (במיליארדי פקודות)			חלוקת קוד לפי מהדר
A	B	C	
2	1	6	מהדר 1 (C1)
2	4	4	מהדר 2 (C2)

קבעו איזה מהדר יוצר קוד מהיר יותר. מהו מדד ההאצה (SpeedUp) בין שני המהדרים.

- 13** בשאלה זו נשווה בין שני סוגים של מעבדים המסוגלים לבצע פעולות מתמטיות מורכבות. מעבד P1 כולל חומרה מיוחדת שמיועדת לטיפול בפעולות מתמטיות מסוימות. לעומת זאת, מעבד P2 לא כולל תמיכה חומרית בעבודה מול פעולות מתמטיות אלו (האמור לא מתייחס לפעולות אריתמטיות: חיבור/חיסור/כפל/חילוק אשר ה-ALU מבצע באופן בסיסי). לכן, עבור P2, בכל פעם שנדרשת פעולה מתמטית מורכבת, המהדר מייצר פסאודו-קוד אשר מתורגם ע"י האסמבלר לקטע קוד של מספר פקודות בשפת מכונה. אנו בודקים את התוכנית הבאה:
- ביצוע הוצאת לוגיתם על בסיס 5 : 25%.
  - ביצוע הוצאת שורש מסדר חמישי למספר נתון : 15%.
  - העלאת מספר מרוכב בחזקה רציונאלית חיובית : 10%.
  - פקודות שאינן מתמטיות מורכבות : 50%.

למעבד P1 יש חומרה המיועדת לטיפול בפקודות מתמטיות ולכן הוא מיישם אותן ישירות.  
להלן פירוט מחזורי השעון לכל פקודה:

הפקודה	CPI [cc/ins]
הוצאת לוגיתם על בסיס 5	14
הוצאת שורש מסדר חמישי	22
העלאת מספר מרוכב בחזקה רציונאלית חיובית	8
פקודות שאינן מתמטיות מורכבות	6

מעבד P2 מיישם כל פעולה מתמטית מורכבת באמצעות סט פקודות מכונה. להלן פירוט מחזורי השעון לכל פקודה כאשר ה-CPI של מעבד P2 לכל פקודת מכונה הוא קבוע והוא 2 מחזורי שעון לפקודה.

הפקודה המקורית	כמות פקודות מכונה הנדרשת למעבד P2
הוצאת לוגיתם על בסיס 5	30
הוצאת שורש מסדר חמישי	24
העלאת מספר מרוכב בחזקה רציונאלית חיובית	18

שני המעבדים עובדים עם שעון בקצב של 3.5GHz.

- א. מצאו את ה-MIPS של כל מעבד.
- ב. אם P1 משתמש ב-700 מיליון פקודות בתוכנית, בכמה פקודות ישתמש המעבד P2?
- ג. מה יהיה זמן הביצוע עבור התוכנית המתוארת בסעיף ב' עבור כל מעבד (בשניות)? מהו מדד ההאצה בין המעבדים?
- ד. כיצד תשתננה תשובותיכם לסעיפים א-ג אם בעזרת מהדר חדש מצליחים להקטין את כמות הפקודות בתכנות ל-85% אך יחסי הפקודות כעת הוא:
- ביצוע הוצאת לוגריתם על בסיס 5 : 20%
  - ביצוע פעולת שורש מסדר חמישי : 40%
  - העלאת מספר מרוכב בחזקה רציונאלית חיובית : 10%
  - פקודות שאינן מתמטיות מורכבות : 30%

## תשובות סופיות:

1 א. עבור M1 ביצועי שיא יתקבלו עבור פקודה C, ועבור M2 ביצועי שיא יתקבלו עבור פקודות A ו-B.

ב. (1)  $CPI(M1) = 3 \left[ \frac{cc}{ins} \right], CPI(M2) = 2.25 \left[ \frac{cc}{ins} \right]$

ב. (2)  $CPI(M1) = 2.9 \left[ \frac{cc}{ins} \right], CPI(M2) = 2.4 \left[ \frac{cc}{ins} \right]$

ג. לפי הנחה (1): אותם ביצועים. לפי הנחה (2) למכונה M1 ביצועים טובים יותר.

2 א. לא נכון. ב. נכון. ג. נכון. ד. לא נכון. ה. לא נכון.

3 א. יש שיפור של 18.6% בביצועים (פי: 1.186).

ב. יש שיפור של 10.8% בביצועים (פי: 1.108).

ג. יש שיפור של 26.4% בביצועים (פי: 1.264).

ד. יש שיפור של 57.7% בביצועים (פי: 1.577).

4 השיפור של פקודת STORE יוביל לביצועים טובים יותר.

5 א.  $CPI(P1) = 3.3 \left[ \frac{cc}{ins} \right], CPI(P2) = 3.5 \left[ \frac{cc}{ins} \right]$

ב.  $P1: 6.6 \cdot 10^6 \left[ \frac{cc}{prog} \right], P2: 7 \cdot 10^6 \left[ \frac{cc}{prog} \right]$

ג.  $SpeedUp = 1.204$  (1) ג.  $T < 3.667 [msec]$  (2)

6 א.  $CPUTime = 203 \left[ \frac{msec}{prog} \right]$  ב.  $CPUTime(new) = 88 \left[ \frac{msec}{prog} \right], SpeedUp = 2.3068$

7 שיפור פי:  $SpeedUp = 1.066$

8 א. שיפור פי 1.026. ב. שיפור פי 1.026 (אותו דבר).

9 א.  $CPI = 29.25 \left[ \frac{cc}{ins} \right]$  ב.  $CPUTime = 7.138 \left[ \frac{sec}{prog} \right]$

ג.  $SpeedUp = 1.225$  ד.  $CR > 704MHz$

10 א.  $CPI(P1) = 4.5 \left[ \frac{cc}{ins} \right], CPI(P2) = 4.25 \left[ \frac{cc}{ins} \right]$

ב.  $MIPS(P1) = 80M \left[ \frac{ins}{sec} \right], MIPS(P2) = 60M \left[ \frac{ins}{sec} \right]$

ג. להוריד את ה-CPI של פקודות B ל-1 או 2 מחזורי שעון בלבד.

11 א. ביצועי שיא הם עבור פקודת BRANCH בלבד.

ב.  $CPUTime = 4.313 \left[ \frac{sec}{prog} \right]$  ג. ראו טבלת התפלגות בסרטון הוידאו.

ד.  $SpeedUp = 1.033$  ה. אין שיפור בביצועים ( $SpeedUp = 1$ ).

12) SpeedUp = 1.075. המהדר C2 מהיר יותר.

13) א.  $MIPS(P1) = 330.1886M \left[ \frac{ins}{sec} \right]$ ,  $MIPS(P2) = 130.6M \left[ \frac{ins}{sec} \right]$

ב.  $IC(P2) = 9.38 \cdot 10^9 \left[ \frac{ins}{prog} \right]$

ג.  $SpeedUp = 33.8$ ,  $CPUTime(P1) = 2.12 \left[ \frac{sec}{prog} \right]$ ,  $CPUTime(P2) = 71.824 \left[ \frac{sec}{prog} \right]$

ד. עבור א':  $MIPS(P1) = 246.478M \left[ \frac{ins}{sec} \right]$ ,  $MIPS(P2) = 98.87M \left[ \frac{ins}{sec} \right]$

עבור ב':  $IC(P2) = 10.5315 \cdot 10^9 \left[ \frac{ins}{prog} \right]$

עבור ג':  $CPUTime(P1) = 2.414 \left[ \frac{sec}{prog} \right]$ ,  $CPUTime(P2) = 106.5186 \left[ \frac{sec}{prog} \right]$

$SpeedUp = 44.125$